

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-264483
 (43)Date of publication of application : 29.10.1990

(51)Int.Cl. H01L 33/00

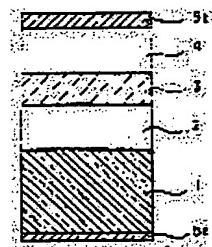
(21)Application number : 01-084904 (71)Applicant : HITACHI LTD
 (22)Date of filing : 05.04.1989 (72)Inventor : SHIKI MASATOSHI

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To obtain a light emitting element of high efficiency by a method wherein the element is formed to have such a n+np+ structure that the n-type impurity level of an n+ layer, the n-type impurity level and the p-type impurity level of an n layer, and the p-type impurity level of a p+ layer are so set as to satisfy a specific energy relation.

CONSTITUTION: A low resistive n+-ZnS layer 2 is formed on a substrate 1, an n-ZnS layer 3 doped with donor-acceptor pairs and a p+-ZnS layer 4 are provided, and a lower electrode 5a and an upper electrode 5b are built. Provided that the energy gap of ZnS is Eg, a Fermi level is expressed by EF, a conduction band is represented by C.B., a valence band is denoted by V.B., a donor level inside the n+-ZnS layer 2 is ED1, an acceptor level in the p+-ZnS layer 4 is expressed by EA1, nad a donor level and an acceptor level inside the n-ZnS layer 3 are denoted by ED2 and EA2 respectively. An ion seed, which satisfies an energy level relation shown by formulas, ED1·ED2 and EA1·EA2, is made to dope the n+-ZnS layer 2, the n-ZnS layer 3, and the p+-ZnS layer 4 respectively, whereby a semiconductor light emitting element shown in a figure can be obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

平2-264483

⑬ Int. Cl.

H 01 L 33/00

識別記号

庁内整理番号

D 7733-5F

⑭ 公開 平成2年(1990)10月29日

審査請求 未請求 請求項の数 8 (全8頁)

⑮ 発明の名称 半導体発光素子およびその製造方法

⑯ 特 願 平1-84904

⑰ 出 願 平1(1989)4月5日

⑲ 発 明 者 植木 正敏 東京都国分寺市東恋ヶ窓1丁目280番地 株式会社日立製作所中央研究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 中村 純之助

明細書

1. 発明の名称

半導体発光素子およびその製造方法

2. 特許請求の範囲

1. 元素の周期表第II族および第VI族の元素からなる半導体膜によって構成され、かつn型不純物をドーピングしたn⁺層と、n型およびp型不純物をドーピングしたドナー・アクセプタ共付活層であるn層と、p型不純物をドーピングしたp⁺層を積層して形成されるn⁺n p⁺接合の半導体発光素子であって、上記n⁺層のn型不純物単位E_{n1}と、n層のn型不純物単位E_{n2}およびp型不純物単位E_{A1}と、p⁺層のp型不純物単位E_{A2}とのエネルギー関係が、E_{n1}≤E_{n2}およびE_{A1}≤E_{A2}を満足させる關係にあるn⁺n p⁺構造とすることを特徴とする半導体発光素子。

2. 特許請求の範囲第1項記載の半導体発光素子において、ドナー・アクセプタ共付活層である

n層が、一般式



(式中、xは原子比を表わし、x=0~1の範囲とする。)

で示される半導体膜よりなることを特徴とする半導体発光素子。

3. 特許請求の範囲第1項または第2項記載の半導体発光素子において、ドナー・アクセプタ共付活層であるn層が、アクセプタ不純物としてAu、Ag、Cuのうちより選ばれる少なくとも1種の不純物をドーピングしたZn_xCd_{1-x}S膜よりなることを特徴とする半導体発光素子。

4. 元素の周期表第II族および第VI族の元素からなる半導体膜によって構成され、かつn型不純物をドーピングしたn型不純物単位E_{n3}のn⁺層と、n型およびp型不純物をドーピングしたn型不純物単位E_{n4}およびp型不純物単位E_{A3}のドナー・アクセプタ共付活層であるn層と、p型不純物をドーピングしたp型不純物単位E_{A4}のp⁺層を、E_{n3}≤E_{n4}およびE_{A3}≤E_{A4}

を満足させるエネルギー間隔に積層して形成される $n^+ n^- p^+$ 接合の半導体発光素子の製造方法であって、上記ドナー・アクセプタ共付活層である n 層の形成において、ドナーおよびアクセプタのドーピングを、化学気相成長 (CVD) 法によって上記 n 層の成長と同時にを行うことを特徴とする半導体発光素子の製造方法。

5. 特許請求の範囲第4項記載の半導体発光素子の製造方法において、ドナー・アクセプタ共付活層である n 層の形成は、一般式 $Zn_x Cd_{1-x} S$ (式中、 x は原子比を表わし、 $x = 0 \sim 1$ の範囲とする。) で示される半導体膜を、CVD法によって成長すると同時に、Au、Ag、Cuのうちより選ばれる少なくとも1種の不純物をドーピングして形成することを特徴とする半導体発光素子の製造方法。

6. 特許請求の範囲第4項または第5項記載の半導体発光素子の製造方法におけるドナー・アクセプタ共付活層である n 層の形成において、添加する不純物である Ag の原料化合物としては

造方法に関する。

(従来の技術)

従来の ZnS を用いた発光ダイオードは、半導体基板上に不純物を添加した ZnS 層、高抵抗層および電極層を順次積層して構成した薄膜型 MIS 構造から青色発光を得ていた。なお、この種の半導体発光素子に関する従来の技術として、特開昭61-164275号公報、同61-172382号公報等が挙げられる。これら従来の半導体発光素子は、不純物添加 ZnS 層として A[±] を添加した低抵抗 n -ZnS 層および高抵抗層として不純物無添加の ZnS 層が用いられていた。

また、特開昭61-240582号公報では、薄膜エレクトロルミネッセンスにハログンドナーと、Au、Ag、Cu のうちの 1 種をアクセプタとして添加した ZnS 層を発光層として用いることが提案されている。

(発明が解決しようとする課題)

上述した従来技術のうち、発光ダイオードについては発光効率が低いこと、および発光スペクトル

$C_6 H_{10} Al_x P_y$ を用い、不純物である Cu の原料化合物としては Cu(C₆H₅)₂・P(C₆H₅)₂ を用いることを特徴とする半導体発光素子の製造方法。

7. 特許請求の範囲第4項、第5項または第6項記載の半導体発光素子の製造方法におけるドナー・アクセプタ共付活層である n 層の形成において、CVD法による成長圧力を 100 Torr 以下となし、かつ基板温度を 200°C 以上とすることを特徴とする半導体発光素子の製造方法。

8. 特許請求の範囲第4項ないし第7項のいずれか1項記載の半導体発光素子の製造方法において、ガラス基板上もしくは絶縁膜を有する基板上に、 $n^+ n^- p^+$ 接合構造の半導体膜を形成することを特徴とする半導体発光素子の製造方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は可視域発光を提供するための半導体発光素子に係り、特に発光ダイオードおよび薄膜エレクトロルミネッセンス素子ならびにそれらの製

造方法に関する。

ルの安定性が悪いという問題があった。この発光ダイオードからの青色発光は、A[±] ドナーと結晶欠陥により生じるアクセプタの発光中心に起因するものである。すなわち、3 個の A[±] イオンは、ZnS 結晶中で ~150 meV のドナー単位を形成する。そして、Zn の空孔は、深いアクセプタ単位 (~700 meV) を形成する。このように、自然発生するアクセプタの濃度を再現性よく制御することは極めて難しいという問題があった。また、A[±] ドナーと Vz[±] アクセプタ間では、自己付活 (SA) 構造中心とドナー・アクセプタ (DA) 中心による 2 つの発光寄が生じるため、発光スペクトルの安定性に問題があった。また、発光効率が、高抵抗層からの低いホール注入率に伴隨されるという問題があった。

そして、上記従来技術のうち薄膜エレクトロルミネッセンスについては、アクセプタを熱拡散でドープするため、形成した DA 中心の安定性および発光効率が悪いという問題があった。

本発明の目的は、上記従来技術の問題点を解消

第 1 表

イオン種	イオン化エネルギー (eV)	伝導型
As	100~150	n
Ge	~200	n
I	~1.4	p
Li	~1.50	p
Na	~1.80	p
Cu	~1.250	—
Ag	~7.20	—
N	~1.30	p

し、高い発光効率を示す高性能の青色発光ダイオードおよびその製造方法を提供することにある。

さらに、本発明の他の目的は、高い発光効率でフルカラーを示す高性能の発光ダイオードおよび薄膜エレクトロルミネッセンスおよびその製造方法を提供することにある。

〔課題を解決するための手段〕

上記本発明の目的を達成するために、本発明の半導体発光素子に適用した技術的手段について説明する。

一般に、ZnS結晶中に、所定の不純物を添加することで、n型あるいはp型伝導に制御することが可能である。第1表に種々の不純物を添加した場合の伝導型と、そのイオン化エネルギーの関係をまとめて示す。

以下余白

n型ZnSの形成については、熱非平衡成長である分子線エピタキシー(MBE)法、有機金属化学的気相成長(MOCVD)法、ガスソースMBE(MOMBE)法により、元素の周期表Ⅲ族あるいはⅤ族元素のドープで容易に~1Ω·cm以下の半導体薄膜結晶が得られる。しかし、p型ZnSについては、元素の周期表Ⅰ族元素であるLi、NaあるいはⅤ族元素であるNのドープでp

型伝導が得られるが、1Ω·cm以下の低抵抗を得ることは難しい。上記のpn接合が容易なイオン種を用いてpn接合を形成したとしても、フォトショットエネルギー3eV以上の紫外外発光しか得ることができない。しかし、p型不純物としてはあまり適当でないCuあるいはAgと適当なドナー不純物とを組合せて、ドナー・アクセプタペアをZnS中に形成することで、青色~赤色の発光を得ることが可能である。この共付活ZnSは、ドナーとアクセプタが相互に電荷を補償し合うために高抵抗となるが、どちらかのイオンで他の電荷を過補償の状態とすることで、わずかに抵抗値を下げることができる。

そこで、本発明においては、高効率の可視域発光を提供する半導体発光素子を得るために、ドナー・アクセプタペアの発光を呈する活性層を半導体発光素子に適用した。第1図に、本発明による半導体発光素子の構造の一例を示す。図に示すごとく、本発明の半導体発光素子は、半導体基板1上に、低抵抗のn+ - ZnS層2を形成し、続いて、ドナ

ー・アクセプタペアをドープしたn-ZnS層3、そして、p+ - ZnS層4を形成して、最後に下部電極5a、および上部電極5bを形成する。このn+n+p+構造において、n-ZnS層3に、ドナー・アクセプタペアを形成したことが、本発明の一つの特徴である。本発明の半導体発光素子におけるn+n+p+構造のエネルギー単位を第2図に示す。図において、ZnSのエネルギーギャップをEg(室温で~3.6eV)、フェルミ単位をEf、伝導帯をC.B.、価電子帯をV.B.、n+ - ZnS層2中のドナー単位をE_{D1}、p+ - ZnS層4中のアクセプタ単位をE_{A1}、そしてn-ZnS層3中のドナー単位をE_{D2}、アクセプタ単位をE_{A2}として示している。ここで、本発明によるエネルギー単位の特徴は、E_{D1} ≤ E_{D2}かつE_{A1} ≤ E_{A2}であることである。このようなエネルギー単位の関係を満たすイオン種を、n+ - ZnS層2、n-ZnS層3、p+ - ZnS層4にそれぞれドーピングすることで、第1図に示す半導体発光素子が得られる。また、結晶材料として(Zn, Cd)S混晶も同様

に適用できる。

また、本発明による半導体発光素子の構造を実現するため、熱非平衡下の成長法である化学気相成長法(CVD法)、特に反応時の圧力が100 Torr以下である減圧MOCVD法もしくはガスソースMBE法による成長方法を採用した。

次に、青色、緑色、赤色発光ダイオードを得るために用いたイオン種は、As⁺、Cs⁺、I⁻、As⁺、Cu⁺、Li⁺である。さらに、薄膜エレクトロルミネッセンスのフルカラー化を実現するために、熱非平衡成長法で形成したドナー・アクセプタペアを含むZn_xCd_{1-x}Sを、薄膜エレクトロルミネッセンスの発光層として採用した。

[作用]

ZnSの低抵抗化が可能であるnおよびp型不純物を用いたpn接合ダイオードから得られる発光は、近紫外域に限られる。本発明において採用したドナー・アクセプタ共付活ZnS層は、n-ZnS層から注入される電子と、p-ZnS層から注入される正孔の再結合領域として働く。それに

される。そのため、多結晶体の最小サイズである結晶子が50~100Å以下のサイズであると、DAペア中心間に結晶欠陥が存在する可能性が高まり、発光効率が低下するものと考えられる。減圧MOCVDで形成したZnS層は、大きな結晶子サイズを有するため、高効率のドナー・アクセプタ共付活層の形成ができるものと考えられる。

適当な成長圧力のもとでCVD法により形成した共付活Zn_xCd_{1-x}S層は、大きな結晶子サイズと安定なDAペアを有するため、高電界を印加する薄膜エレクトロルミネッセンス素子にも適用できる。

(実施例)

以下、本発明の一実施例を挙げ、図面に基づいて、さらに詳細に説明する。

(実施例 1)

本実施例において作製した半導体発光素子の構造を第3図に示す。

半導体基板には、低抵抗のn-GaAs基板6を使用した。まず、n⁺-ZnS層としてn⁺-ZnS:

よつて、共付活ZnS中のDA(ドナー・アクセプタ)ペアは、再結合センターとなり、DAペア間のエネルギー差に相当するエネルギーのフォトンを生成する。

ここで、ZnS中では、DAペアであるAs-CsおよびAs-A⁺は青色センター、Cu-C⁺およびCu-A⁺は緑色センターとして働く。また、(Zn,Cd)S中のCu-C⁺およびCu-A⁺は赤色センターとして働くため、3色の発光ダイオードを得ることができる。

そして、ZnS膜または(Zn,Cd)S膜を形成する手法として採用したMOCVD法およびガスソースMBE法は、熱非平衡下で不純物をドーピングした化合物半導体膜を安定して成長できるため、高品質で高発光効率を有する共付活ZnSまたは(Zn,Cd)S膜を形成することができる。

薄膜エレクトロルミネッセンスは、酸化物上にZnS発光層を形成するため、ZnS膜は多結晶膜となる。また、ドナーとアクセプタは、一般に50~100Å程度の距離をもってDAペア中心が形成

A⁺層7を4μmの膜厚に形成した。次に、n-ZnS層としては、n-ZnS:As、A⁺層8を1μmの膜厚に形成した。そして、p⁺-ZnS層として、p⁺-ZnS:N層9を4μmの膜厚に形成させた。最後に、InGa合金電極10とAu電極11を、それぞれ半導体基板であるn-GaAs基板6の裏とp⁺-ZnS:N層9の上に形成し、オーミック性とするための熱処理を380°Cで5分間行ないオーミック電極とした。

本実施例におけるn⁺n⁺p⁺構造の形成は、エピタキシャル成長法として減圧MOCVD法(有機金属化学的気相成長法)を用いて連続的にn⁺、n⁺、p⁺各層を成長させた。DEZn(ジエチル亜鉛)、H₂S(硫化水素、ここでは水素希釈2%のものを使用)をZn、Sの原料として用いた。ドーピング原料としては、TEA⁺(トリエチルアルミニウム)、C₂H₅As₂P₂(ビス-ムージメチルメチレンホスホラニルメチルジルバー)、NH₃(アンモニアガス)を使用した。

各ZnS膜の成長は、背圧を1×10⁻⁶Torr以下

とした後、基板温度を350°C、成長圧力を17Torrとして行った。n-GaAs基板6は、H₂S/O₂: H₂O₂: H₂Oの混合比4:1:1のエッチャントを用いて表面洗浄した後、反応炉中で550°Cの熱処理を10分間行った。n⁺-ZnS:Al層7の形成時の原料流量は、DE Znを30cc/min、H₂S/H₂を900cc/min、TEA&H₂を10cc/minとした。TEA&H₂は、H₂をキャリアガスとして反応炉中に導入した。DE Znの原料シリンド温度は、15°Cとした。次に、n-ZnS:Al、Al層8の形成においては、Alドナー原料流量を10cc/min、Alアクセプタ原料流量を15cc/minとした。このときの、AlドナーとAlアクセプタ原料シリンドの温度は、各々-5~0°Cと80~90°Cに保持した。p⁺-ZnS:N層9は、藍色原料にNH₃を使用し、その流量は100cc/minとした。このときのDE ZnおよびH₂S/H₂の流量は、それぞれ400cc/minおよび700cc/minとした。

上記の手法で形成した半導体発光素子のAl電極11とInGa合金電極10の電極間に直流電流を印

加した。その結果、印加電圧10V以上で、第4図に示すような発光スペクトルを持つ青色発光が得られた。発光スペクトルは、460~470nm付近にピークを持つブロードなスペクトルが得られた。これは、電子と正孔の再結合領域として形成したn-ZnS:Al、Al層8からの発光によるものと考えられる。

Alドナー単位は-100meV、Alアクセプタ単位は-720meV、Nアクセプタ単位は-130meVであった。そして、本実施例において作製したn⁺n p⁺構造の半導体発光素子のn⁺層のn型不純物単位E_{D1}、n層のn型不純物単位E_{D2}およびp型不純物単位E_{A1}、p⁺層のp型不純物単位E_{A2}との間のエネルギー関係は、E_{D1}=E_{D2}、E_{A1}>E_{A2}という関係を示した。その結果、第4図に示すような色純度の良い青色発光が得られたものと考えられる。

本実施例では、藍鉛原料としてDE Znを使用したが、Zn(CH₃)₂(ジメチル藍鉛)を用いる場合は、原料シリンドの温度が0°C付近であって

も十分な流量が得られた。そして、本実施例と同様の良好な特性を持つ青色発光ダイオードが得られた。

また、DAペアを形成する不純物の組合せとして、Al-C₆₀、Au-Al、Au-C₆₀、Cu-Al、Cu-C₆₀などを適用することができ。Au原料としては、AuCH₃、(OC₂F₅)₂C₆H₅、またCu原料としては、Cu(C₆H₅)₂、P(C₆H₅)₃を用いて、上記のDAペアの形成が可能であることを本実施例の製造方法によって確認している。また、ハロゲン元素は、塩素以外にもヨウ素、臭素を適用することができた。

(実施例 2)

本実施例において作製した半導体発光素子の構造の一例を第5図に示す。

半導体基板には、低抵抗のn-GaP基板12を使用して、その上に、n⁺-ZnS層としてn⁺-ZnS:Al層13を3μmの厚さに形成し、次にn-ZnS層としてn-ZnS:Cu、Al層14を1μmの厚さに成長させた後、p⁺-ZnS層とし

てp⁺-ZnS:N層15を3μmの厚さに形成させた。各層の成長は、成長圧力を0.1Torrとした減圧MOCVDで行った。使用した原料は、DE Zn、H₂S、TEA&を用い、Cu原料としてCu(C₆H₅)₂、P(C₆H₅)₃(シクロペンタジエニル銅・トリエチルリン)を使用し、N原料としてNH₃を用いた。Cu原料の輸送は、原料シリンドの温度を60~70°Cとし、H₂キャリアガス流量を10~15cc/minに制御して行った。各層の成長圧力以外の成長条件は、実施例1と同様にして行った。

本実施例において作製した半導体発光素子から得られた発光は、530nmをピークとするブロードバンドであった。発光色は、色純度の良い緑色を示した。

これは、n⁺層であるn⁺-ZnS:Al層13から注入された電子、そして、p⁺層であるp⁺-ZnS:N層15から注入された正孔は、再結合領域である高抵抗のn-ZnS:Cu、Al層14中に閉じ込められ、Alドナーの単位とCuアクセプ

タの準位間で輻射再結合過程をとる。その結果、フカトンエネルギー約2.3eVを持つ良好な緑色発光が得られるものと考えられる。

(実施例 3)

本実施例において作製した半導体発光素子の構造の一例を第6図に示す。

半導体基板として、低抵抗のn-CdS基板18を用いた。 $p^+ n^- n^+$ 構造の各層には、 $p^+ - Zn_{0.8} Cd_{0.2} S$ ；N層21、 $n - Zn_{0.8} Cd_{0.2} S$ ；Cu、A層20、そして、混晶比を0から0.8まで変化させたグレーディド $n^+ - Zn_x Cd_{1-x} S$ ；A層18を、それぞれ形成させた。

$Zn_x Cd_{1-x} S$ 薄膜の成長は、原料にDEZn、H₂S、DMCd（ジメチルカドミウム）を用いて減圧MOCVD法で行った。混晶比は、DEZnとDMCdの原料流量比によって制御した。

DMCdの原料シリンダの温度を0℃とし、流量を40から10cc/minに変化させながら、DEZnの流量も0から40cc/minと変化させて成長させた。グレーディド層の膜厚は5μmであった。

比較的強い発光強度が得られるが、300℃以上とすることがより好ましい。したがって、成長圧力を100Torr以下、成長温度を200℃以上としたCVD法による成膜が、本発明の半導体発光素子の製造条件として適当である。

さらに、実施例1の製造方法によって、ドナー・アクセプタ共付層 $Zn_x Cd_{1-x} S$ 層をガラス基板上あるいは絶縁膜を有する基板上に形成させる場合は、成長温度を600℃以下とし成長圧力を10⁻⁴Torr以上とすることが望ましい。また、キャリアガスとしては、水素に限らずヘリウムまたは窒素を有效地に用いることができる。

【発明の効果】

以上詳細に説明したことく、本発明の半導体発光素子およびその製造方法によれば、可視域に対応するエネルギー以上のバンドギャップを持ついかかる半導体素子であっても可視発光を有する高効率の発光素子として適用することができる。特に $Zn_x Cd_{1-x} S$ 系材料が応用できるので、従来のMIS型発光ダイオードに比較して一桁以上高い

本実施例において作製した半導体発光素子は、波長630nmをピークとする良好な赤色発光が得られた。

(実施例 4)

本実施例においては、実施例1の手法で形成した半導体発光素子の発光強度と成長圧力および成長温度との関係を求めた。第7図は、発光強度（相対値）と成長圧力（Torr）および成長速度（μm/h）の関係を示す。元素の周期表VI族/II族の元素の原料比を1.5と一定にし、H₂S/H₂とDEZnの流量を変化させて、成長圧力を調整した。発光強度は、成長圧力10⁻⁴～10²Torrの領域で最大強度を示し、10²Torr以下の圧力でも最大値の80%の発光強度を示した。しかし、成長圧力を極端に低くして、例えば10⁻⁵Torr以下とすると成長速度が0.5μm/h以下となり実用的ではなかった。そのため、成長圧力は10⁻⁴～10²Torrの範囲にすることが好ましい。

第8図に、成長温度(℃)と発光強度（相対値）の関係を示す。成長温度は、200℃以上において

発光効率が得られる。

また、本発明の半導体発光素子を構成する $n^- n^+ p^+$ 接合層は、CVD法で容易に形成することができ、かつ量産性にも優れており、素子の寿命も1万時間以上と信頼性の高い半導体発光素子が得られる。

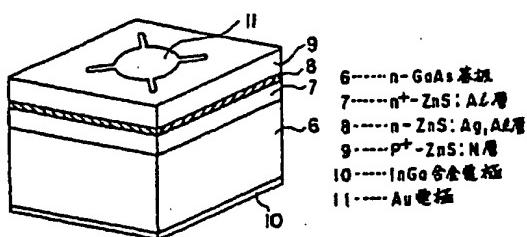
さらに、本発明の半導体素子の $n^- n^+ p^+$ 接合層はガラス基板上あるいは絶縁膜を有する基板上にも容易に高品質の膜が形成できるので、高効率の薄膜エレクトロルミネッセンス素子または投射型ブラウン管用薄膜螢光体の実現が可能となる。

4. 図面の簡単な説明

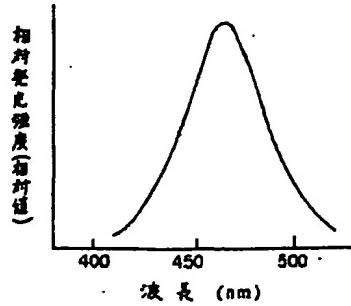
第1図は本発明の半導体発光素子の構造の一例を示す模式図、第2図は第1図に示した半導体発光素子におけるエネルギー準位を示す説明図、第3図は本発明の実施例1において作製した半導体発光素子の構造の一例を示す模式図、第4図は第3図に示した半導体発光素子の発光スペクトルを示すグラフ、第5図は実施例2において作製した半導体発光素子の構造の一例を示す模式図、第6

図は実施例3において作製した半導体発光素子の構造の一例を示す模式図、第7図は本発明の半導体膜の成長圧力と発光強度および成長速度の関係を示すグラフ、第8図は本発明の半導体膜の成長温度と発光強度との関係を示すグラフである。

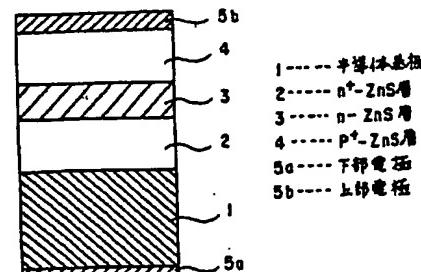
- 1 … 半導体基板 2 … n⁺-ZnS層
- 3 … n-ZnS層 4 … p⁺-ZnS層
- 5a … 下部電極 5b … 上部電極
- 6 … n-GaAs基板 7 … n⁺-ZnS : A&M層
- 8 … n-ZnS : Ag, A&M層
- 9 … p⁺-ZnS : N層 10 … InGa合金電極
- 11 … Au電極 12 … n-GaP基板
- 13 … n⁺-ZnS : A&M層
- 14 … n-ZnS : Cu, A&M層
- 15 … p⁺-ZnS : N層 16 … 下部電極
- 17 … 上部電極 18 … n-CdS基板
- 19 … グレーディド n⁺-Zn_xCd_{1-x}S : A&M層
- 20 … n-Zn_xCd_{1-x}S : Cu, A&M層
- 21 … p⁺-Zn_xCd_{1-x}S : N層
- 22 … 下部電極 23 … 上部電極



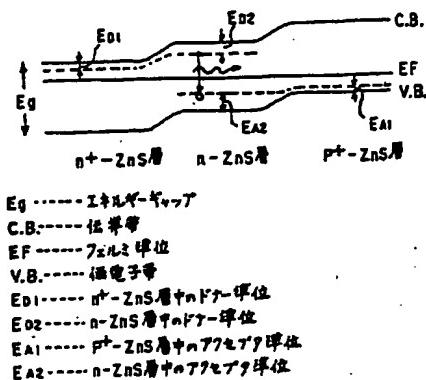
第3図



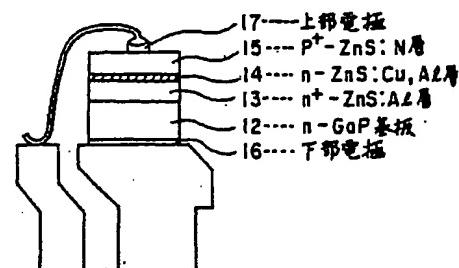
第4図



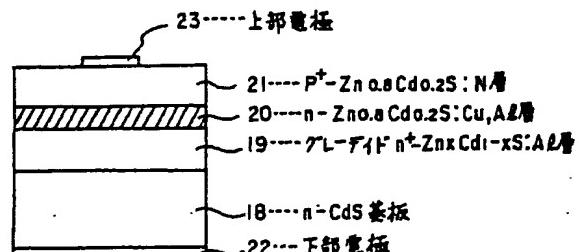
第1図



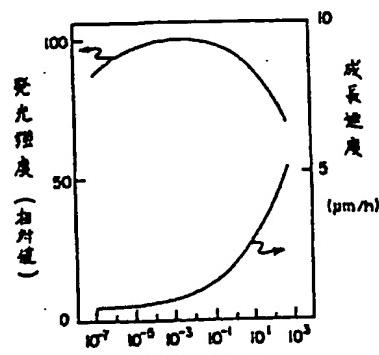
第2図



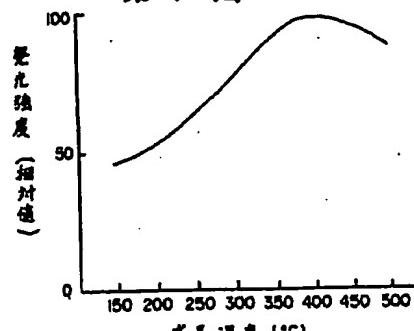
第5図



第6図



第7図



第8図